

10 [0047]

5 Figure 12 is a block diagram illustrating an image coding apparatus according to an eighth embodiment of the present invention. … In Figure 12, an input terminal 1 for inputting image data of HDTV signals, a circuit 33 for dividing data into blocks by multiframe-synthesis, a circuit 34 for judging a mode of dividing data into blocks, an image coding circuit 3, and an output terminal 4 for outputting compressed data are illustrated.

15 [0048]

10 The circuit 33 for dividing data into blocks by multiframe-synthesis divides two frames of image data of an HDTV signal that has been input at the input terminal 1 into blocks. When the circuit 33 divides the image data, block structures 15 are switched based on the mode of dividing data into blocks. The mode is switched based on a local characteristic of the image data.

20 [0049]

25 The circuit 34 for judging a mode of dividing data into blocks analyzes the HDTV signal that has been input at the input terminal 1 and judges a mode of 30 blocking data into blocks. Normally, two-frame mode is adopted. However, if the image contents of two frames are greatly different from each other because of a change of scenes, very intense movements or the like, one-frame mode is selected. In the latter case, which is a special case, there is substantially no time difference between the two frames. Therefore, if data is divided into blocks in the two-frame mode, a difference between pixels within a block becomes small, compared with a difference in the one-frame mode, and a compression rate of data tends to become lower. Therefore, in the special case, such as the latter case, one-frame mode is selected.

35 [0050]

30 In the present embodiment, processing modes of dividing data into blocks by multiframe-synthesis are adaptively switched based on the characteristic of the image. Therefore, in the present embodiment, it is possible to increase a compression rate of data in special scenes, such as a change of scenes and very intense

movements, compared with a compression rate of data in the first embodiment.

PICTURE ENCODING DEVICE

Publication number: JP6006777

Publication date: 1994-01-14

Inventor: TSUBOI YUKITOSHI; OKU MASUO; TAKAHASHI SUSUMU; ICHIGE KENJI

Applicant: HITACHI LTD

Classification:

- international: **H04N5/92; H04N7/015; H04N7/12; H04N11/04; H04N7/00; H04N5/92; H04N7/015; H04N7/12; H04N11/04; H04N7/00; (IPC1-7): H04N7/00; H04N7/12; H04N5/92; H04N11/04**

- European:

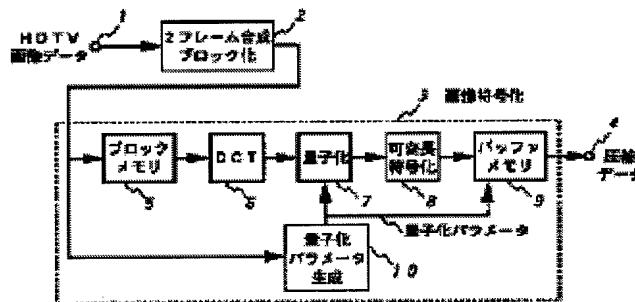
Application number: JP19920164540 19920623

Priority number(s): JP19920164540 19920623

[Report a data error here](#)

Abstract of JP6006777

PURPOSE: To decrease the cost of the picture encoding device which corresponds to the current TV and high definition TV by providing a frame synthesizing block circuit collecting picture elements from plural frames on the front of the picture encoding circuit performing data compression and constructing a two-dimensional block being the basic unit of encoding. **CONSTITUTION:** The sampling of high definition TV signals is performed by the sampling frequency of 44.55MHz with high resolution and the analog video signal is converted into the digital picture data by the A/D conversion processing and inputted from an input terminal 1 to a picture encoding device 3. In this case, one frame of effective picture element number is 1152X1040 picture elements. Then, two frames are synthesized for the picture data of a TV signal to generate one screen in a 2-frame synthesizing block processing circuit 2 to the input. Further, it is divided into blocks of the prescribed size and outputted to the circuit 3. In the circuit 3, the data compression is performed in a block unit of the prescribed size and the compression data amount is kept constant. Thus, either of the high definition TV signal or the current TV signal is selected, enabling the correspondence to both of them.



Data supplied from the **esp@cenet** database - Worldwide

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平6-6777

(43) 公開日 平成6年(1994)1月14日

(51) Int.Cl. ⁶	識別記号	序内整理番号	F I	技術表示箇所
H 04 N 7/12	Z			
5/92	H 4227-5C			
11/04	Z 7337-5C			
// H 04 N 7/00	A 9070-5C			

審査請求 未請求 請求項の数12(全 13 頁)

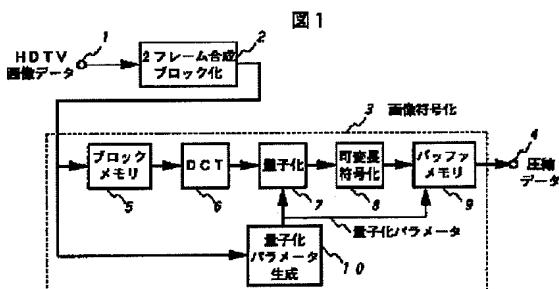
(21) 出願番号	特願平4-164540	(71) 出願人	000005108 株式会社日立製作所 東京都千代田区神田駿河台四丁目6番地
(22) 出願日	平成4年(1992)6月23日	(72) 発明者	坪井 幸利 神奈川県横浜市戸塚区吉田町292番地株式会社日立製作所映像メディア研究所内
		(72) 発明者	奥 万寿男 神奈川県横浜市戸塚区吉田町292番地株式会社日立製作所映像メディア研究所内
		(72) 発明者	高橋 将 神奈川県横浜市戸塚区吉田町292番地株式会社日立製作所映像メディア研究所内
		(74) 代理人	弁理士 小川 勝男 最終頁に続く

(54) 【発明の名称】 画像符号化装置

(57) 【要約】

【目的】 本発明の目的は高精細TVの映像信号をデータ圧縮する高画質な画像符号化装置を廉価に実現することにある。また、現行TVと高精細TVの映像信号を切り換えて処理可能な画像符号化装置を廉価に実現することにある。

【構成】 データ圧縮の処理を行なう画像符号化回路の前に、複数フレームから画素を集めて符号化の基本単位である二次元ブロックを構成するフレーム合成ブロック化回路を設けることで、高画質な画像符号化装置を廉価に実現できる。さらに、ブロック化された高精細TV信号を複数チャンネルに分配し、その1チャンネルか現行TV信号のどちらかを選択する信号切換え回路を設けることで、現行TVと高精細TVの両方への対応を可能とする。



【特許請求の範囲】

【請求項 1】 映像信号のデータ圧縮を行なう画像符号化装置で、映像信号に対して、Nフレーム (Nは2以上の整数) から複数の画素を集めて二次元形状のブロックを構成するフレーム合成ブロック化手段と、該フレーム合成ブロック化手段で生成されたブロック化信号をデータ圧縮する画像符号化手段を備えることを特徴とする画像符号化装置。

【請求項 2】 請求項 1 に記載の画像符号化装置において、フレーム合成ブロック化手段が、Nフレームから巡回的にそれぞれのラインを抜き出して1枚の画面を生成した後に、生成された1枚の画面をブロックに分割するものであることを特徴とする画像符号化装置。

【請求項 3】 請求項 2 に記載の画像符号化装置において、フレーム合成ブロック化手段が2フレームからブロックを構成するものであることを特徴とする画像符号化装置。

【請求項 4】 請求項 1 に記載の画像符号化装置において、さらに、フレーム合成ブロック化手段でのブロック構成方法を決定するブロック化モード判定手段を備え、フレーム合成ブロック化手段は、該ブロック化モード判定手段からの出力信号に応じて、Nフレームから複数の画素を集めてブロック化する際のブロック構成方法を切換えることを特徴とする画像符号化装置。

【請求項 5】 映像信号のデータ圧縮を行なう画像符号化装置で、入力される映像信号に対して、格子状から五の目状の標本化構造に変換して画素数を半分に削減するオフセットサンプリング手段と、該オフセットサンプリング手段の出力信号のNフレーム (Nは2以上の整数) から複数の画素を集めて二次元で格子状の画素配列を持つブロックを構成するフレーム合成ブロック化手段と、該フレーム合成ブロック化手段で生成されたブロック化信号をデータ圧縮する画像符号化手段を備えることを特徴とする画像符号化装置。

【請求項 6】 請求項 5 に記載の画像符号化装置において、フレーム合成ブロック化手段が、五の目状の標本化構造を持つ2フレームに対して、一方のフレームの五の目状に配列された画素を他方のフレームの空いている画素位置にはめこむことで、格子状の1枚の画面を生成した後に、生成された1枚の画面をブロックに分割するものであることを特徴とする画像符号化装置。

【請求項 7】 請求項 5 に記載の画像符号化装置において、フレーム合成ブロック化手段が、五の目状の標本化構造を持つ4フレームに対して、奇数フレームの五の目状に配列された画素を偶数フレームの空いている画素位置にはめこむことで、格子状の標本化構造を持つ2枚の画面を生成し、さらに2枚の画面から交互にそれぞれのラインを抜き出して1枚の画面を生成した後に、生成された1枚の画面をブロックに分割するものであることを特徴とする画像符号化装置。

【請求項 8】 請求項 5 に記載の画像符号化装置において、さらに、フレーム合成ブロック化手段でのブロック構成方法を決定するブロック化モード判定手段を備え、フレーム合成ブロック化手段は、該ブロック化モード判定手段からの出力信号に応じて、Nフレームから複数の画素を集めてブロック化する際のブロック構成方法を切換えることを特徴とする画像符号化装置。

【請求項 9】 解像度が異なる複数種類の映像信号のデータ圧縮を行なう画像符号化装置で、解像度が高い第1の映像信号に対して、Nフレーム (Nは2以上の整数) から複数の画素を集めて二次元形状のブロックを構成するフレーム合成ブロック化手段と、該フレーム合成ブロック化手段で生成されたブロック化信号を複数のチャンネルに分配するデータ分配手段と、該データ分配手段の出力である各チャンネルのブロック化信号をデータ圧縮する複数個の画像符号化手段を備え、さらに特定の1個の画像符号化手段の前に、解像度が高い第1の映像信号に対する該データ分配手段の出力の1チャンネルと、解像度が低い第2の映像信号とを切り換える信号切換え手段を設けたことを特徴とする画像符号化装置。

【請求項 10】 請求項 9 に記載の画像符号化装置において、データ分配手段が第1の映像信号のブロック化信号を4チャンネルに分配することを特徴とする画像符号化装置。

【請求項 11】 解像度が異なる複数種類の映像信号のデータ圧縮を行なう画像符号化装置で、解像度が高い第1の映像信号に対して、格子状から五の目状の標本化構造に変換して画素数を半分に削減するオフセットサンプリング手段と、オフセットサンプリング後のNフレーム (Nは2以上の整数) から複数の画素を集めて二次元で格子状の画素配列を持つブロックを構成するフレーム合成ブロック化手段と、該フレーム合成ブロック化手段で生成されたブロック化信号を複数のチャンネルに分配するデータ分配手段と、該データ分配手段の出力である各チャンネルのブロック化信号をデータ圧縮する複数個の画像符号化手段を備え、さらに特定の1個の画像符号化手段の前に、解像度が高い第1の映像信号に対する該データ分配手段の出力の1チャンネルと、解像度が低い第2の映像信号とを切り換える信号切換え手段を設けたことを特徴とする画像符号化装置。

【請求項 12】 請求項 11 に記載の画像符号化装置において、データ分配手段が第1の映像信号のブロック化信号を2チャンネルに分配することを特徴とする画像符号化装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、映像信号を磁気テープにデジタル記録するデジタルVTR等に用いられる画像符号化装置に係り、特に高精細な映像信号をデータ圧縮する高画質な画像符号化装置に関する。

【0002】

【従来の技術】映像信号をデータ圧縮して情報量を削減する画像符号化装置としては、例えばアイ・イー・イー・イー・トランザクションズ オン コンシューマー・エレクトロニクスの第35巻第3号(1989年8月号)第450頁から第457頁(IEEE Transactions on Consumer Electronics, Vol. 35, No. 3 (August 1989), pp. 450-457)に記載のデジタルVTRに用いられている画像符号化装置が知られている。

【0003】このデジタルVTRは、現行TV信号、すなわちフレーム内全垂直ライン数が525本でフレーム周波数が29.97フレーム/秒の映像信号をデータ圧縮して磁気テープに記録する、および記録されたデータを再生してデータ伸長を行ない映像信号を出力するものである。磁気テープに記録されるフレーム内有効画素数は720×480画素であり、1秒間に処理する必要がある画素数(以下、画素レートと呼ぶ)は約10M画素/秒である。

【0004】画像符号化装置は、映像信号の符号化時には、入力映像信号をA/D変換によりアナログ信号からデジタルの画像データに変換し、その画像データをフレームごとに所定サイズの二次元ブロックに分割して、ディスクリートコサイン変換(DCT)、量子化、および可変長符号化から成る画像符号化処理によりデータ圧縮する。また、映像信号の復号時には、可変長復号化、逆量子化、および逆ディスクリートコサイン変換から成る画像復号化処理によりデータ伸長を行なって画像データを生成した後に、そのデジタルの画像データをD/A変換によりアナログ信号の映像信号に変換して出力する。

【0005】これは、映像信号の各フレームを独立に、すなわち他のフレームの情報を参照せずに、DCTを利用したインターフレーム符号化を行なうものである。

【0006】

【発明が解決しようとする課題】しかしながら、上記従来技術による画像符号化装置は現行TV信号をデータ圧縮するものであり、もっと高解像度の高精細TV信号(以下、HDTV信号と呼ぶ)への対応は考慮されていなかった。

【0007】HDTV信号は、例えばフレーム内全垂直ライン数が1125本でフレーム周波数が30フレーム/秒であり、現行TV信号に対して、フレーム周波数はほぼ同じであるがフレーム内全垂直ライン数は2倍以上である。そして、代表的な例ではフレーム内有効画素数は1152×1040画素であり、現行TV信号に対して、画素レートは約35M画素/秒と約4倍である。

【0008】また、デジタルVTRの場合には、HDTV信号の記録データレートを現行TV信号の記録データレートの2倍程度に抑えたいという要求があり、その場合には画像符号化装置のデータ圧縮率を約2倍に高め

る必要がある。しかしながら、上記従来技術による画像符号化装置では、このようにデータ圧縮率を高めると符号化歪みが増加してしまい、実用化に耐えない。

【0009】データ圧縮率を高めることができる画像符号化の処理としては、フレーム間で画素ごとの差分を生成して符号化する、すなわち前フレームから現フレームの予測画像を生成し、実際の現フレームの画像との予測誤差を符号化するインターフレーム符号化が知られている。特に、所定サイズのブロックごとに前フレームと現フレームと間で動きベクトルを検出し、その検出された動きベクトル分だけ前フレームをずらして現フレームの予測画像を生成する動き補償が組み合わされること多い。

【0010】しかし、インターフレーム符号化では、符号化側と復号側とで同一の前フレームの画像を保持しておく必要があるため、復号側で得られるものと同じ再生画像を生成する局所復号処理が符号化側に必要となる。また、動き補償を探り入れる場合には、動きベクトルを検出する動きベクトル検出の処理が符号化側に必要となる。したがって、インターフレーム符号化の処理では画像符号化装置の回路規模が従来のインターフレーム符号化と比べて大幅に増加してしまう。

【0011】本発明の目的は、上記課題を解決し、高画質を保ちながらも従来よりも高いデータ圧縮率を実現できるHDTV信号の画像符号化装置を廉価に実現することにある。また、本発明の他の目的は、HDTV信号と現行TV信号の両方の画像符号化処理が行なえる高画質な画像符号化装置を廉価に実現することにある。

【0012】

【課題を解決するための手段】上記目的を達成するため本発明は、HDTV信号に対して、所定の複数フレームから所定個数ずつの画素を集めて、符号化処理の基本単位である二次元ブロックを構成するフレーム合成ブロック化処理を行なう前処理回路を、画像符号化回路の前に設けたものである。

【0013】また、上記他の目的を達成するために本発明は、HDTV信号に対して、上記のフレーム合成ブロック化処理、およびブロック化された信号を複数のチャンネルに分配するブロック分配処理を行なう前処理回路と、生成された複数種類の前処理済み信号をデータ圧縮する複数個の画像符号化回路を設け、その中の特定の1個の画像符号化回路の前に、HDTV信号処理モードでは前処理済み信号を、現行TV信号処理モードではその現行TV信号そのものを選択する信号切換え回路を設けたものである。

【0014】

【作用】フレーム合成ブロック化処理は、複数のフレームから画素を集めて二次元ブロックを構成する。そのため、ブロック内の画素間には、フレーム内の空間的な相関だけでなくフレーム間の時間的な相関も存在すること

になる。したがって、空間的な相関だけでなく時間的な相関も有効に利用することができる。このようにブロック化して画像符号化処理を行なうことにより、フレーム内でブロックを構成する従来の方式よりも高いデータ圧縮率が実現できる。これは、複数フレームをまとめてデータ圧縮するものであり、イントラマルチフレーム符号化と呼ぶことができる。

【0015】また、上記の通りフレーム合成ブロック化処理された信号をブロック分配処理により複数のチャンネルに分配し、それぞれの信号を個別に画像符号化処理することもできる。このとき、特定の一つのチャンネルのHDTV信号の画素レートを現行TV信号とほぼ同じに設定することで、そのチャンネルのHDTV信号を処理する画像符号化回路の入力として、信号切換回路でHDTV信号と現行TV信号とを切り換えることが可能となる。これにより、HDTV信号と現行TV信号の両方の画像符号化処理が行なえる高画質な画像符号化装置を廉価に実現することができる。

【0016】

【実施例】まず、本発明の第一の実施例を図面を用いて詳細に説明する。図1は、本発明の第一の実施例である画像符号化装置のブロック図である。ただし、データ圧縮を行なうエンコード処理に関する部分のみを図示している。逆のデータ伸長を行なうデコード処理に関する説明は省略する。図1に示す画像符号化装置において、1はHDTV信号の画像データの入力端子、2は2フレーム合成ブロック化回路、3は画像符号化回路、4は圧縮データの出力端子である。また、画像符号化回路3において、5はブロックメモリ、6はDCT回路、7は量子化回路、8は可変長符号化回路、9はバッファメモリ、10は量子化パラメータ生成回路である。

【0017】HDTV信号は4.4.55MHzのサンプリング周波数で標本化され、A/D変換処理によりアナログの映像信号からデジタルの画像データに変換された後に、入力端子1から画像符号化装置へ入力される。1フレームの有効画素数は1152×1040画素である。2フレーム合成ブロック化回路2は、入力端子1から入力されたHDTV信号の画像データに対して、2フレームを合成して1画面を生成し、さらに所定サイズのブロックに分割して画像符号化回路3に出力する。画像符号化回路3は、所定サイズのブロック単位でデータ圧縮の処理を行ない、所定個数のブロック単位で圧縮データ量が一定になるように制御を行なう。

【0018】図2に2フレーム合成ブロック化回路2の処理の様子を示す。入力されるHDTV信号の画像データは、図2の左に図示されるように、画素が格子状に配置されて1フレームが構成されている。2フレームを構成する奇数フレームと偶数フレームにおいて、奇数フレームの画素は丸印で、偶数フレームの画素は三角印で示されている。なお、フレームに対して垂直ライン数が半

分のフィールド2枚が、垂直方向にオフセットがついて重なり合って、1フレームが構成されている。実線で示したのが奇数フィールドを構成するラインであり、破線で示したのが偶数フィールドを構成するラインである。隣合う偶数フィールドと奇数フィールドとは1/60秒だけずれた時刻での画像である。

【0019】2フレーム合成ブロック化回路2は、奇数フレームと偶数フレームとから交互にラインを抜き出して合成し、図2の右に図示されるように、1枚の画面を生成する。そして、画像データは太線で図示されているように所定サイズのブロックに分割され、引き続く画像符号化回路3でのデータ圧縮の処理が行なわれる。このように2フレームを合成してブロック分割を行なうことで、従来のように1フレームごとにブロック分割する場合よりも、ブロック内の画素間の相関が高くなり、データ圧縮率を高くすることができる。

【0020】画像符号化回路3に入力されるブロック化された画像データは、まずブロックメモリ5に所定個数分のブロックが蓄えられる。量子化パラメータ生成回路10は、入力された各ブロックのアクティビティを計算し、さらに総和を総アクティビティとする。ここで、ブロックのアクティビティとは、そのブロックの画像内容に関して、絵柄が細かく情報量が大きいか、あるいは絵柄が平坦で情報量が少ないかを示す指標であり、ブロックの画素値に対して所定の演算処理を行なうことで求められる。ある特定の量子化パラメータを設定した場合、アクティビティの値とデータ圧縮した後の圧縮データ量は統計的に強い相関があり、またある特定のアクティビティの値に対して、量子化パラメータとデータ圧縮した後の圧縮データ量は統計的に強い相関があるので、ある特定のアクティビティの値を持つブロックに関して、圧縮データ量を目標の値に制御するために必要な量子化パラメータが推定できる。ここで、量子化パラメータとは量子化の細かさを示すパラメータのことである。量子化パラメータ生成回路10は、所定個数のブロックに対する圧縮データの目標データ量を、総アクティビティと各ブロックのアクティビティの値に応じて各ブロックに割り当て、各ブロックの量子化パラメータを決定した後に量子化回路7へ出力する。

【0021】一旦ブロックメモリ5に保持された所定個数のブロックの画像データは、各ブロックに対する量子化パラメータが量子化パラメータ生成回路10で生成された後に、順次ブロックメモリ10から出力される。そして、DCT回路6は、画像データに対してブロック単位で一次元のディスクリートコサイン変換(DCT)を行なう。DCTはフーリエ変換と同様に周波数解析を行なうものであり、DCT後の変換係数は、ブロック内の画素平均値に対応するDC係数と低周波から高周波までその空間周波数が異なるAC係数とに分けられる。量子化回路7は、ブロック単位で設定された量子化パラメー

タに応じて、ブロックの変換係数を同一の量子化パラメータで量子化する。ただし、高周波の情報に対しては低周波の情報に対してよりもその検知感度が低いという人の視覚特性を考慮して、ある特定の量子化パラメータが与えられた場合に、DCT後の変換係数の低周波のAC係数は相対的に細かく、高周波のAC係数は相対的に粗く量子化を行なう。また、DC係数の量子化の細かさは常に一定とする。

【0022】可変長符号化回路8では、量子化回路7で量子化されたAC係数を低周波から高周波に向けてスキャンして、0の値を持つ係数の連続個数（ラン長）と0以外の値を持つ係数のその値（レベル）のペアを生成した後に、予め定められたハフマン符号化テーブルに従ってそのペアを可変長符号にハフマン符号化する。ラン長が短くレベルが小さいほどそのペアの発生確率は高いのでそれに対応した符号長は短く、またその反対の場合には符号長が長くなっている。ただし、DC係数はAC係数とは別に取り扱われ、固定長符号の割り当てが行なわれる。可変長符号化された圧縮データはバッファメモリ9に蓄えられた後に、出力端子4から圧縮データとして出力される。ただし、バッファメモリ9には各ブロックの量子化パラメータも入力され、圧縮データに多重される。

【0023】次に、本発明の第二の実施例を説明する。図3は、本発明の第二の実施例である画像符号化装置のブロック図である。ただし、データ圧縮を行なうエンコード処理に関する部分のみを図示している。逆のデータ伸長を行なうデコード処理に関する説明は省略する。図3に示す画像符号化装置において、11～14は4個の画像符号化回路、15～18は4個の圧縮データの出力端子、19はブロック分配回路である。なお、図1と同じ構成要素に関しては、図1の場合と同じ符号を付けている。

【0024】2フレーム合成ブロック化回路2は、入力端子1から入力されたHDTV信号の画像データを、2フレームの中で所定サイズのブロックに分割する。2フレーム合成ブロック化回路2の動作は図1に示した第一の実施例の場合と同じである。そして、ブロック分配回路19は、ブロック分割された画像データを、ブロック単位で4つのチャンネルに均等に振り分ける。各チャンネルの画像データはそれぞれ、画像符号化回路11～14の中の一個でデータ圧縮される。画像符号化回路11～14の動作は第1図に示した第一の実施例の場合と同じである。

【0025】本実施例は、画像データを4チャンネルに分けて画像符号化の処理を行なっているため、画像符号化回路11～14の動作スピードは第一の実施例と比べて1/4倍でよい。

【0026】次に、本発明の第三の実施例を説明する。図4は、本発明の第三の実施例である画像符号化装置の

ブロック図である。ただし、データ圧縮を行なうエンコード処理に関する部分のみを図示している。逆のデータ伸長を行なうデコード処理に関する説明は省略する。図4に示す画像符号化装置において、20は現行TV信号の画像データの入力端子、21はHDTV信号処理モードか現行TV信号処理モードかを示す動作モード信号の入力端子、22はデータ切換え回路である。なお、図3と同じ構成要素に関しては、図3の場合と同じ符号を付けている。

【0027】2フレーム合成ブロック分割回路2は、入力端子1から入力されたHDTV信号の画像データを、2フレームの中で所定サイズのブロックに分割し、ブロック分配回路19は、ブロック分割された画像データを、ブロック単位で4つのチャンネルに均等に振り分ける。2フレーム合成ブロック化回路2、ブロック分配回路19の動作は図3に示した第二の実施例の場合と同じである。各チャンネルの画像データはそれぞれ、画像符号化回路11～14の中の一個でデータ圧縮される。画像符号化回路11～14の動作は図1に示した第一の実施例の場合と同じである。

【0028】ここで、特定の1個の画像符号化回路11の入力側にはデータ切換え回路22が設けられていて、ブロック分配回路19から出力される1チャンネルのHDTV信号の画像データと、入力端子20から入力される現行TV信号の画像データとが、入力端子21から与えられる動作モード信号に応じて切換えられる。ただし、入力端子20から入力される現行TV信号の画像データはすでにブロック化されているものとする。HDTV信号の画素レートは現行TV信号の約4倍であるので、以上のようにブロック分配回路19でHDTV信号の画像データを4チャンネルに分けておけば、その1チャンネルの画像データは現行TV信号の画像データと同等の画素レートとなる。したがって、同一の画像符号化回路11を共用可能である。

【0029】以上の第一から第三の実施例は、2フレーム合成ブロック化回路2が2フレームから画素を集めてブロックを構成するものであったが、2フレームに限らず4フレームなどであってもよい。

【0030】次に本発明の第四の実施例を説明する。図5は、本発明の第四の実施例である画像符号化装置のブロック図である。ただし、データ圧縮を行なうエンコード処理に関する部分のみを図示している。逆のデータ伸長を行なうデコード処理に関する説明は省略する。図5に示す画像符号化装置において、1はHDTV信号の画像データの入力端子、4は圧縮データの出力端子、23はオフセットサンプリング回路、24は2フレーム合成ブロック化回路、25は画像符号化回路である。

【0031】オフセットサンプリング回路23は、入力端子1から入力されるHDTV信号の画像データに対して、各フレームの格子状の標本化パターンが五の目状の

標本化パターンになるように、画素を半分に間引く。図6にこの処理の様子を示す。入力されるHDTV信号の画像データは、図6の左に図示されるように、画素が格子状に配置されて1フレームが構成されている。2フレームを構成する奇数フレームと偶数フレームにおいて、奇数フレームの画素は丸印で、偶数フレームの画素は三角印で示されている。

【0032】オフセットサンプリング回路23では、格子状の標本化パターンのフレームの画素を半分に間引いて、図6の右に図示されるように五の目状の標本化パターンの出力信号を生成する。実線で示された奇数フィールドと破線で示された偶数フィールドの画素位置が、水平方向と垂直方向の両方にオフセットがついた状態となっている。また、奇数フレームと偶数フレームとで、五の目状の標本化パターンによる画素位置がずれている。これにより、2フレームを重ね合わせると元の格子状の標本化パターンとなる。この出力信号は、入力信号とフレーム周波数は変わらないが1フレームの画素数は1/2倍に低減されたものとなる。

【0033】2フレーム合成プロック化回路24は、オフセットサンプリング回路23から出力される画像データに対して、2フレームを合成して1画面を生成し、さらに所定サイズのプロックに分割して画像符号化回路25に出力する。画像符号化回路25は、所定サイズのプロック単位でデータ圧縮の処理を行ない、所定個数のプロック単位で圧縮データ量が一定になるように制御を行なう。図7に2フレーム合成プロック化回路24の処理の様子を示す。入力される画像データは、図7の左に図示されるように、画素が五の目状に配置されて1フレームが構成されている。2フレームを構成する奇数フレームと偶数フレームにおいて、奇数フレームの画素は丸印で、偶数フレームの画素は三角印で示されている。

【0034】2フレーム合成プロック化回路2は、奇数フレームと偶数フレームとを重ね合わせて、すなわち奇数フレームで空いている画素位置に偶数フレームの画素を埋め込み、図7の右に図示されるように、格子状の標本化パターンを持つ1枚の画面を生成する。そして、画像データは太線で図示されているように所定サイズのプロックに分割され、引き続く画像符号化回路25でのデータ圧縮の処理が行なわれる。

【0035】このように2フレームを合成してプロック分割を行なうことで、従来のように1フレームごとにプロック分割する場合よりも、プロック内の画素間の相関が高くなり、データ圧縮率を高くすることができる。

【0036】次に、本発明の第五の実施例を説明する。図8は、本発明の第五の実施例である画像符号化装置のプロック図である。ただし、データ圧縮を行なうエンコード処理に関する部分のみを図示している。逆のデータ伸長を行なうデコード処理に関する説明は省略する。図8に示す画像符号化装置において、26はデータ分配回

路、27・28は画像符号化回路、29・30は圧縮データの出力端子である。なお、図5と同じ構成要素に関しては、図5の場合と同じ符号を付けている。

【0037】オフセットサンプリング回路23は、入力端子1から入力されたHDTV信号の画像データを、格子状の標本化パターンを五の目状の標本化パターンに間引いて画素数を1/2倍に削減する。2フレーム合成プロック化回路24は、オフセットサンプリング回路23から出力される画像データを、2フレームの中で所定サイズのプロックに分割する。オフセットサンプリング回路23、2フレーム合成プロック化回路24の動作は図5に示した第四の実施例の場合と同じである。そして、プロック分配回路26は、プロック分割された画像データを、プロック単位で2つのチャンネルに均等に振り分ける。各チャンネルの画像データはそれぞれ、画像符号化回路27・28のどちらかでデータ圧縮される。画像符号化回路27・28の動作は図1に示した第一の実施例の場合と同じである。

【0038】本実施例は、画像データを2チャンネルに分けて画像符号化の処理を行なっているため、画像符号化回路27・28の動作スピードは第四の実施例と比べて1/2倍でよい。

【0039】次に、本発明の第六の実施例を説明する。図9は、本発明の第六の実施例である画像符号化装置のプロック図である。ただし、データ圧縮を行なうエンコード処理に関する部分のみを図示している。逆のデータ伸長を行なうデコード処理に関する説明は省略する。図9に示す画像符号化装置において、20は現行TV信号の入力端子、21はHDTV信号処理モードか現行TV信号処理モードかを示す動作モード信号の入力端子、31はデータ切換え回路である。なお、図8と同じ構成要素に関しては、図8の場合と同じ符号を付けている。

【0040】オフセットサンプリング回路23は、入力端子1から入力されたHDTV信号の画像データを、格子状の標本化パターンを五の目状の標本化パターンに間引いて画素数を1/2倍に削減する。2フレーム合成プロック分割回路24は、オフセットサンプリング回路23から出力される画像データを、2フレームの中で所定サイズのプロックに分割し、プロック分配回路26は、プロック分割された画像データを、プロック単位で2つのチャンネルに均等に振り分ける。オフセットサンプリング回路23、2フレーム合成プロック化回路24、プロック分配回路26の動作は図8に示した第五の実施例の場合と同じである。各チャンネルの画像データはそれぞれ、画像符号化回路27・28のどちらかでデータ圧縮される。画像符号化回路27・28の動作は図1に示した第一の実施例の場合と同じである。

【0041】ここで、特定の1個の画像符号化回路27の入力側にはデータ切換え回路31が設けられていて、プロック分配回路26から出力される1チャンネルのH

D T V 信号の画像データと、入力端子 2 0 から入力される現行 T V 信号の画像データとが、入力端子 2 1 から与えられる動作モード信号に応じて切換えられる。ただし、入力端子 2 0 から入力される現行 T V 信号の画像データはすでにブロック化されているものとする。H D T V 信号の画素レートは現行 T V 信号の約 4 倍、オフセットサンプリング回路 2 3 の出力信号の画素レートは現行 T V 信号の約 2 倍であるので、以上のようにブロック分配回路 2 6 で H D T V 信号の画像データを 2 チャンネルに分けておけば、その 1 チャンネルの画像データは現行 T V 信号の画像データと同等の画素レートとなる。したがって、同一の画像符号化回路 2 7 を共用可能である。

【0042】次に、本発明の第七の実施例を説明する。図 1 0 は、本発明の第七の実施例である画像符号化装置のブロック図である。ただし、データ圧縮を行なうエンコード処理に関する部分のみを図示している。逆のデータ伸長を行なうデコード処理に関する説明は省略する。図 1 0 に示す画像符号化装置において、3 2 は 4 フレーム合成ブロック化回路である。なお、図 5 と同じ構成要素に関しては、図 5 の場合と同じ符号を付けている。

【0043】オフセットサンプリング回路 2 3 は、入力端子 1 から入力された H D T V 信号の画像データを、格子状の標本化パターンを五の目状の標本化パターンに間引いて画素数を 1/2 倍に削減する。4 フレーム合成ブロック化回路 3 2 は、オフセットサンプリング回路 2 3 から出力される画像データに対して、4 フレームを合成して 1 画面を生成し、さらに所定サイズのブロックに分割して画像符号化回路 2 5 に出力する。画像符号化回路 2 5 は、所定サイズのブロック単位でデータ圧縮の処理を行ない、所定個数のブロック単位で圧縮データ量が一定になるように制御を行なう。図 1 1 に 4 フレーム合成ブロック化回路 3 2 の処理の様子を示す。入力される画像データは、図 1 1 の左に図示されるように、画素が五の目状に配置されて 1 フレームが構成されている。4 フレームを構成する第 1 フレームから第 4 フレームにおいて、第 1 フレームの画素は白丸印で、第 2 フレームの画素は白三角印で、第 3 フレームの画素は黒丸印で、第 4 フレームの画素は黒三角印で示されている。

【0044】4 フレーム合成ブロック化回路 3 2 では、まず第四の実施例における 2 フレーム合成ブロック化回路 2 4 の図 7 に示した動作と同様にして、第 1 フレームと第 2 フレームとを重ね合わせて、格子状の標本化パターンを持つ 1 枚の画面を生成する。また、第 3 フレームと第 4 フレームとを重ね合わせて、格子状の標本化パターンを持つ 1 枚の画面を生成する。そして、このようにして生成された格子状の標本化パターンを持つ 2 枚の画面に対して、第一の実施例における 2 フレーム合成ブロック化回路 2 の図 2 に示した動作と同様にして、両方の画面から交互にラインを抜き出して合成し、図 1 1 の右に図示されるように、格子状の標本化パターンを持つ 1

枚の画面を生成する。そして、画像データは太線で図示されているように所定サイズのブロックに分割され、引き続く画像符号化回路 2 5 でのデータ圧縮の処理が行なわれる。

【0045】本実施例は、オフセットサンプリングされた画像データを 4 フレーム合成してブロック分割をしているので、2 フレーム合成してブロック分割している第四の実施例と比べて、ブロック内の画素間の相関は高くなりデータ圧縮率が上がる。なお、第五の実施例と同様に、本実施例に対して、ブロック分配回路と複数個の画像符号化回路を設けるように変更を加えてもよい。また、第六の実施例と同様に、本実施例に対して、さらに現行 T V 信号の入力端子、動作モード信号の入力端子、およびデータ切換え回路を設けるように変更を加えてもよい。

【0046】以上の第四から第七の実施例は、2 フレーム合成ブロック化回路 2 4 が 2 フレームから画素を集めてブロックを構成する、または 4 フレーム合成ブロック化回路 3 2 が 1 フレームから画素を集めてブロックを構成するものであったが、2 フレームや 4 フレームに限らずその他のフレーム数であってもよい。

【0047】次に、本発明の第八の実施例を説明する。図 1 2 は、本発明の第八の実施例である画像符号化装置のブロック図である。ただし、データ圧縮を行なうエンコード処理に関する部分のみを図示している。逆のデータ伸長を行なうデコード処理に関する説明は省略する。図 1 2 に示す画像符号化装置において、1 は H D T V 信号の画像データの入力端子、3 3 はマルチフレーム合成ブロック化回路、3 4 はブロック化モード判定回路、3 5 は画像符号化回路、4 は圧縮データの出力端子である。

【0048】マルチフレーム合成ブロック化回路 3 3 は、入力端子 1 から入力された H D T V 信号の画像データの 2 フレームを、画像データの局所的な性質により切換えられるブロック化モードに応じて、ブロックの構成を切換えてブロック化する。図 1 3 にマルチフレーム合成ブロック化回路 3 3 の処理結果のブロック構成を示す。奇数フレームの画素は丸印で、偶数フレームの画素は三角印で示されている。図 1 3 の左に示されている A は 2 フレームモードであり、図 1 に示した第一の実施例における 2 フレーム合成ブロック化回路 2 の動作と同様に、2 フレームから画素を集めてブロック化を行なう。また、図 1 3 の右に示されている B は 1 フレームモードであり、従来と同様に、2 フレームの各フレームからブロックをとることでブロック化を行なう。太線で図示されているブロックに対して、引き続く画像符号化回路 2 5 でのデータ圧縮の処理が行なわれる。画像符号化回路 2 5 の動作は図 1 に示した第一の実施例の場合と同じである。

【0049】ブロック化モード判定回路 3 4 は、入力端子 1 から入力される H D T V 信号を解析してブロック化

モードを判定する。通常は2フレームモードとするが、シーンチェンジや非常に激しい動きなどが原因で、2フレームの画像内容が大きく異なる場合には、1フレームモードとする。後者のように特殊な場合には、2フレームの間に時間的な相関がほとんど存在しないので、2フレームモードでブロック化すると1フレームモードよりもブロック内の画素間の相関が低くなってしまい、データ圧縮率の低下を招くからである。

【0050】本実施例は、画像の性質に応じて適応的にフレーム合成ブロック化の処理モードを切換えているので、シーンチェンジや動きが激しいなどの特殊なシーンで、第一の実施例と比べてデータ圧縮率を高くすることができる。

【0051】最後に、本発明の第九の実施例を説明する。図14は、本発明の第九の実施例である画像符号化装置のブロック図である。ただし、データ圧縮を行なうエンコード処理に関する部分のみを図示している。逆のデータ伸長を行なうデコード処理に関する説明は省略する。図14に示す画像符号化装置において、1はHDTV信号の画像データの入力端子、23はオフセットサンプリング回路、35はマルチフレーム合成ブロック化回路、36はブロック化モード判定回路、25は画像符号化回路、4は圧縮データの出力端子である。

【0052】オフセットサンプリング回路23は、入力端子1から入力されたHDTV信号の画像データを、格子状の標本化パターンを五の目状の標本化パターンに間引いて画素数を1/2倍に削減する。オフセットサンプリング回路23の動作は図5に示した第四の実施例の場合と同じである。マルチフレーム合成ブロック化回路35は、オフセットサンプリングされたHDTV信号の画像データの4フレームを、画像データの局所的な性質により切換えられるブロック化モードに応じて、ブロックの構成を切換えてブロック化する。図15にマルチフレーム合成ブロック化回路35の処理結果のブロック構成の様子を示す。4フレームを構成する第1フレームの画素は白丸印で、第2フレームの画素は白三角印で、第3フレームの画素は黒丸印で、第4フレームの画素は黒三角印で示されている。図15の左に示されているAは4フレームモードであり、第10図に示した第七の実施例における4フレーム合成ブロック化回路32の動作と同様に、4フレームから画素を集めてブロック化を行なう。また、図15の右に示されているBは2フレームモードであり、図5に示した第四の実施例における2フレーム合成ブロック化回路24の動作と同様に、2フレームごとに2フレームの中から画素を集めてブロック化を行なう。太線で図示されているようにブロック化されたブロックに対して、引き続く画像符号化回路25でのデータ圧縮の処理が行なわれる。画像符号化回路25の動作は図1に示した第一の実施例の場合と同じである。

【0053】ブロック化モード判定回路36は、オフセ

ットサンプリングされたHDTV信号を解析してブロック化モードを判定する。通常は4フレームモードとするが、シーンチェンジや非常に激しい動きなどの場合には、2フレームモードとする。後者のように特殊な場合には、4フレームモードでブロック化すると2フレームモードよりもブロック内の画素間の相関が低くなってしまい、データ圧縮率の低下を招くからである。

【0054】本実施例は、画像の性質に応じて適応的にフレーム合成ブロック化の処理モードを切換えているので、シーンチェンジや動きが激しいなどの特殊なシーンで、第四の実施例と比べてデータ圧縮率を高くすることができる。

【0055】以上の第八と第九の実施例において、マルチフレーム合成ブロック化回路33・35のブロック化モードは2種類であったが、ブロック化モードがさらに多数存在してもよい。2フレームや4フレーム以外のフレーム数から画素を集めてブロックを構成するブロック化モードも考えられる。

【0056】以上、本発明の実施例について詳しく説明した。複数フレームから画素を集めてブロックを構成する、フレーム合成ブロック化の処理方式としては、実施例で説明したもの以外にも様々な方式が考えられる。また、フレームを単位として処理するのではなく、フィールドを単位として処理する場合にも本発明は同様に適用できる。

【0057】複数チャンネルにブロックが分配されて、それぞれ個別に画像符号化回路でデータ圧縮される場合に、各チャンネルへ圧縮データが不均衡に分配される構成であってもよい。また、各チャンネルへの情報量割り当てを不均衡とすることもでき、さらにその割り当て状態を信号の性質に応じて適応的に変更してもよい。さらに、それぞれの出力の圧縮データが多重されるデータ多重回路が存在してもよく、そのデータ多重回路の後に、圧縮データを複数チャンネルに再分配するデータ再分配回路が存在してもよい。オフセットサンプリングの処理方式としては、説明したフィールド間オフセットサンプリング方式と異なるものであってもよい。また、オフセットサンプリングの際に、高周波成分の折り返し妨害を防ぐために前置フィルタを設けると効果的である。

【0058】複数フレームから画素を集めてブロックを構成する、フレーム合成ブロック化回路の出力信号に対する画像符号化の処理方式としては、DCTを利用したものでなくとも、本発明は同様に適用できる。映像信号としては、輝度信号と2種類の色差信号とからなるカラーフィルムなど様々な場合に本発明は適用できることは言うまでもない。その場合に、色差信号が輝度信号に対してサブサンプルされていてもよい。本発明による画像符号化装置は、デジタルVTRにおける磁気テープへの記録再生だけでなく、光ディスクへの記録再生やデータ通信回線による伝送などにも適用可能である。

【0059】

【発明の効果】本発明によれば、HDTV信号に対して、複数フレームから画素を集めて二次元ブロックを構成するフレーム合成プロック化処理を行なった後に、画像符号化回路でデータ圧縮を行なうことにより、ブロック内の画素間の相関が高くなるので、従来の方式よりもデータ圧縮率が高い画像符号化装置を廉価に実現することができる。

【0060】また、HDTV信号に対して、上記のフレーム合成プロック化処理を行なった後に、ブロック化されたHDTV信号の画像データを複数のチャンネルに分けて、個別に画像符号化回路でデータ圧縮を行ない、その中の特定の1個の画像符号化回路が、動作モードに応じてHDTV信号の画像データの1チャンネル、あるいは現行TV信号の画像データを切換えてデータ圧縮することにより、HDTV信号と現行TV信号の両方に対応した高画質な画像符号化装置を廉価に実現することができる。

【図面の簡単な説明】

【図1】本発明の第一の実施例である画像符号化装置の20 ブロック図である。

【図2】図1の画像符号化装置における2フレーム合成プロック化回路の動作を示す概念図である。

【図3】本発明の第二の実施例である画像符号化装置のブロック図である。

【図4】本発明の第三の実施例である画像符号化装置のブロック図である。

【図5】本発明の第四の実施例である画像符号化装置の

ブロック図である。

【図6】図5の画像符号化装置におけるオフセットサンプリング回路の動作を示す概念図である。

【図7】図5の画像符号化装置における2フレーム合成プロック化回路の動作を示す概念図である。

【図8】本発明の第五の実施例である画像符号化装置のブロック図である。

【図9】本発明の第六の実施例である画像符号化装置のブロック図である。

【図10】本発明の第七の実施例である画像符号化装置のブロック図である。

【図11】図10の画像符号化装置における4フレーム合成プロック化回路の動作を示す概念図である。

【図12】本発明の第八の実施例である画像符号化装置のブロック図である。

【図13】図12の画像符号化装置におけるマルチフレーム合成プロック化回路の動作を示す概念図である。

【図14】本発明の第九の実施例である画像符号化装置のブロック図である。

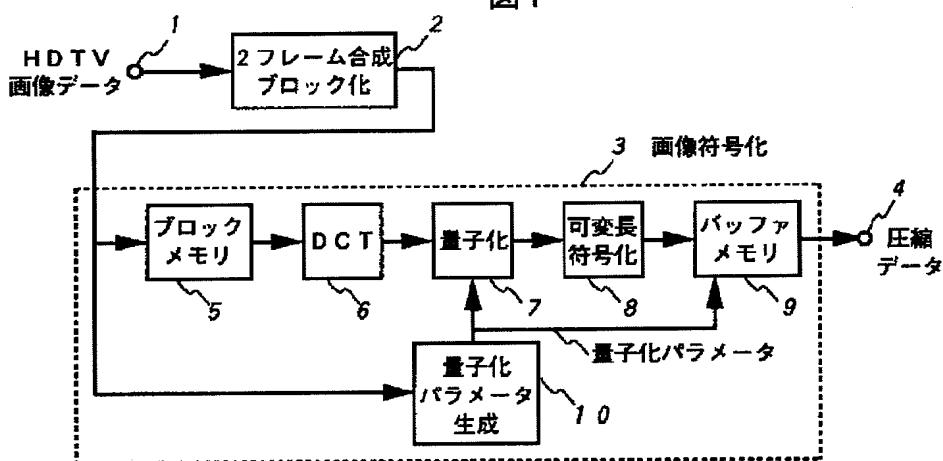
【図15】図14の画像符号化装置におけるマルチフレーム合成プロック化回路の動作を示す概念図である。

【符号の説明】

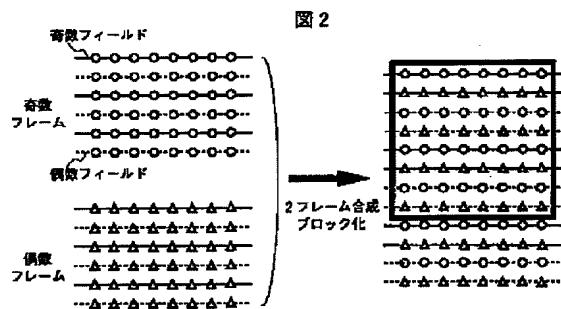
2・24…2フレーム合成プロック化回路、32…4フレーム合成プロック化回路、33・35…マルチフレーム合成プロック化回路、19・26…プロック分配回路、23…オフセットサンプリング回路、3・11～14・25・27・28…画像符号化回路、34・36…プロック化モード判定回路。

【図1】

図1

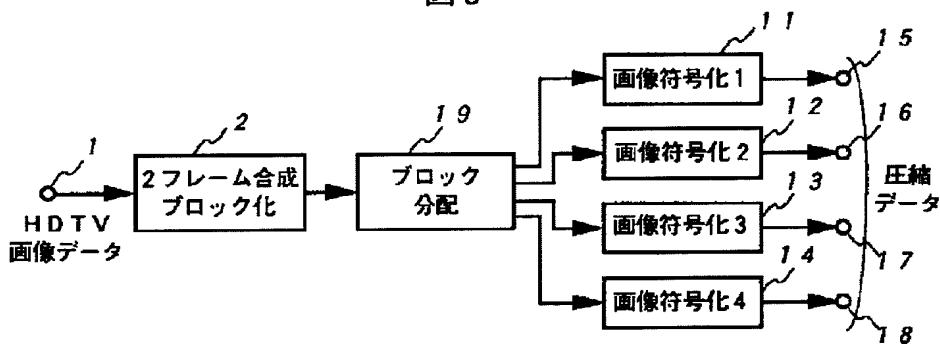


【図2】



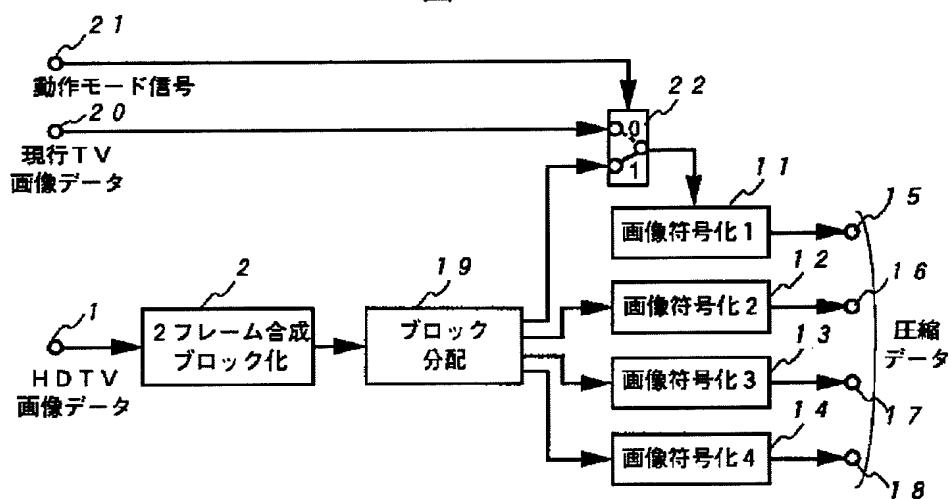
【図3】

図3



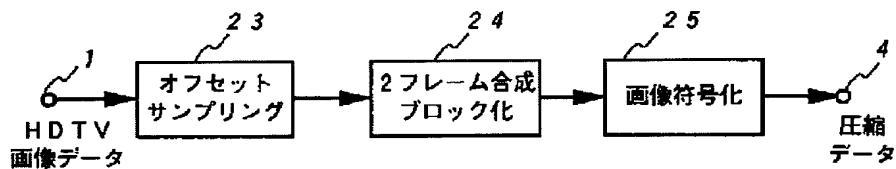
【図4】

図4

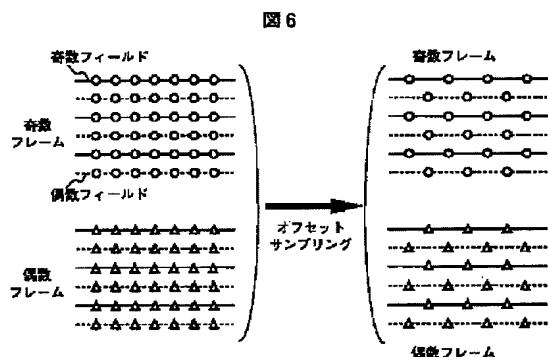


【図5】

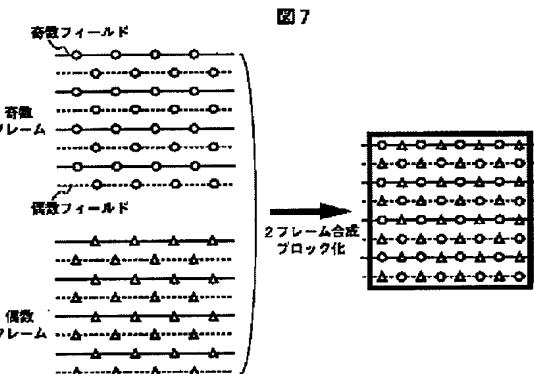
図5



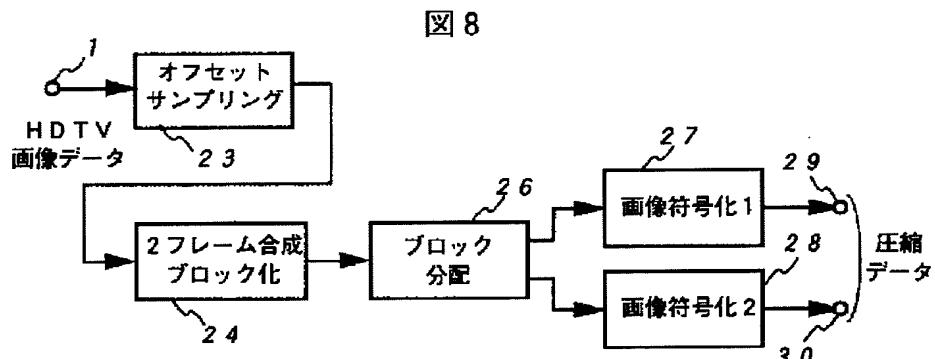
【図6】



【図7】

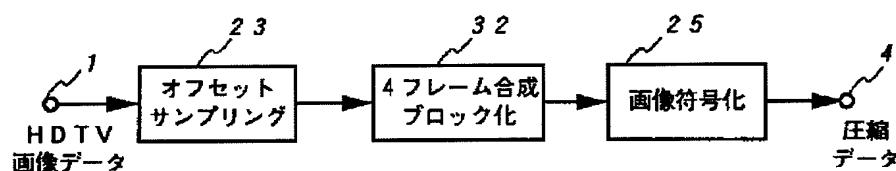


【図8】



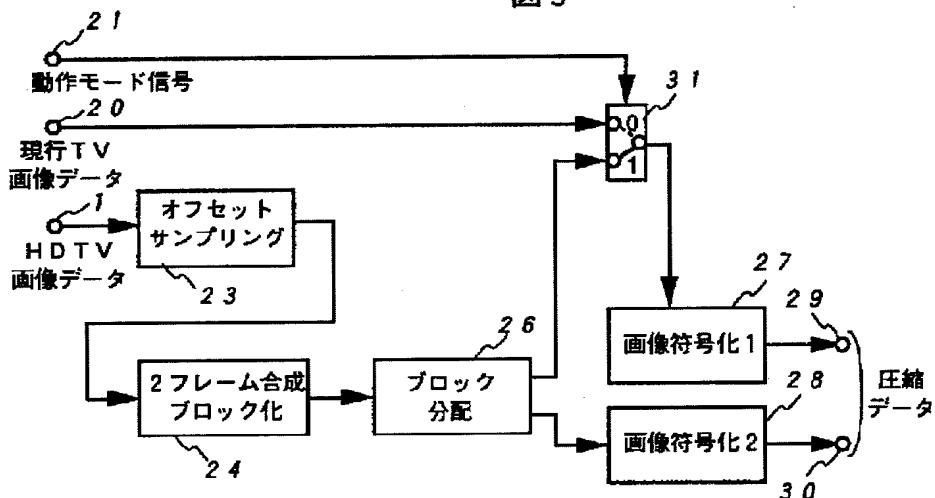
【図10】

図10



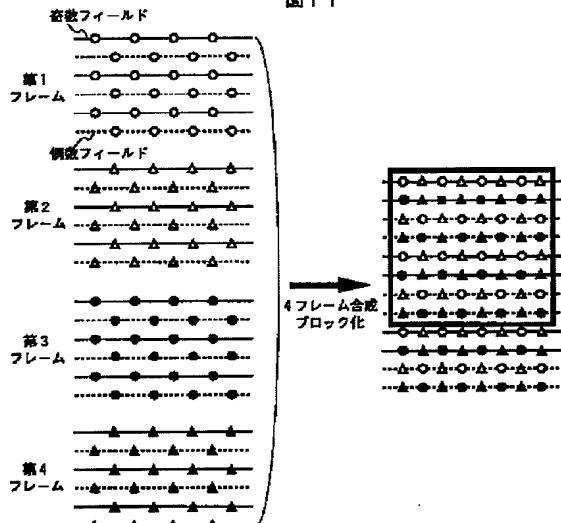
【図9】

図9



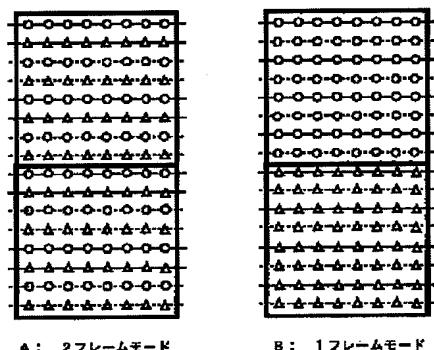
【図11】

図11



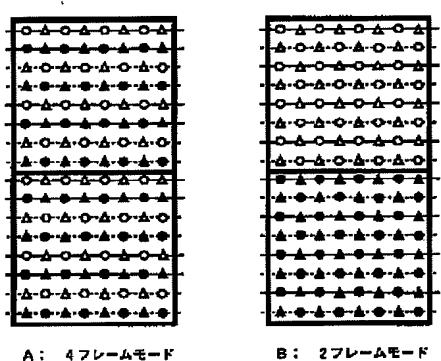
【図13】

図13



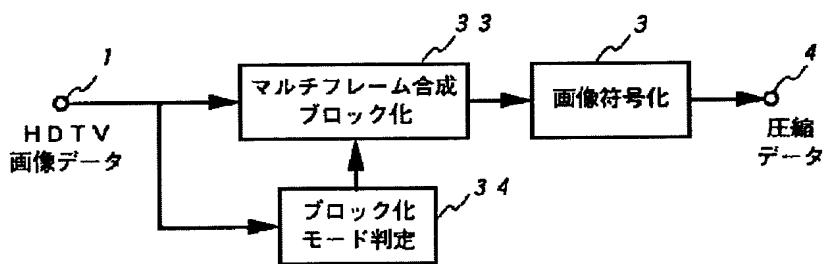
【図15】

図15



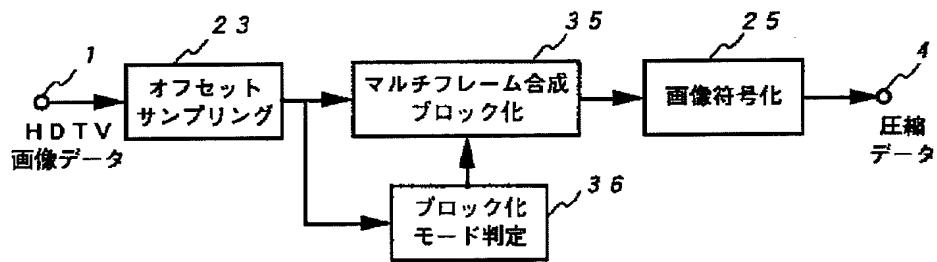
【図12】

図12



【図14】

図14



フロントページの続き

(72)発明者 市毛 健志

神奈川県横浜市戸塚区吉田町292番地株式
会社日立製作所映像メディア研究所内